

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

METHOD FOR CONVERTING GALLIUM NITRIDE-BASED COMPOUND SEMICONDUCTOR INTO p-TYPE

Patent Number: JP6275867
Publication date: 1994-09-30
Inventor(s): YAMADA TAKAO; others: 02
Applicant(s): NICHIA CHEM IND LTD
Requested Patent: ☐ JP6275867
Application Number: JP19930085491 19930319
Priority Number(s):
IPC Classification: H01L33/00; H01L21/324; H01S3/18
EC Classification:
Equivalents: JP2785253B2

Abstract

PURPOSE: To realize a p-n junction by a method wherein a gallium nitride-based compound semiconductor which has been doped with a p-type dopant is etched, uneven parts are formed on its surface and the compound semiconductor is annealed at a specific temperature.
CONSTITUTION: A gallium nitride-based compound semiconductor 1 which has been doped with a p-type dopant is etched, uneven parts are formed on its surface, and the gallium nitride-based compound semiconductor is annealed at a temperature of 400 deg.C or higher. Its annealing operation is performed in a nitrogen atmosphere which has been pressurized at a decomposition pressure or higher of the gallium nitride-based compound semiconductor at its annealing temperature in order to prevent N in the gallium nitride-based compound semiconductor such as GaN, GaAlN or the like from being decomposed and discharged. Thereby, a p-type whose resistance is low is formed, a resistance value is made uniform on the whole wafer irrespective of a film thickness, and a p-n junction can be realized.

Data supplied from the esp@cenet database - 12

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-275867

(43)公開日 平成6年(1994)9月30日

(51)Int.Cl.⁸

識別記号

庁内整理番号

FI

技術表示箇所

H 0 1 L 33/00

C 7376-4M

21/324

C 8617-4M

H 0 1 S 3/18

審査請求 未請求 請求項の数2 FD (全5頁)

(21)出願番号

特願平5-85491

(22)出願日

平成5年(1993)3月19日

(71)出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72)発明者 山田 孝夫

徳島県阿南市上中町岡491番地100

日亜化学工業株式会社内

(72)発明者 妹尾 雅之

徳島県阿南市上中町岡491番地100

日亜化学工業株式会社内

(72)発明者 中村 修二

徳島県阿南市上中町岡491番地100

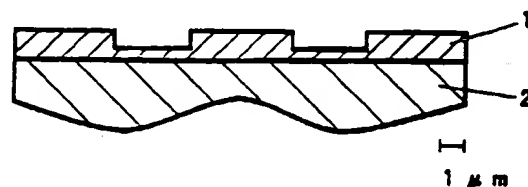
日亜化学工業株式会社内

(54)【発明の名称】 窒化ガリウム系化合物半導体のp型化方法

(57)【要約】

【目的】 p型ドーパントをドーブした窒化ガリウム系化合物半導体を、より低抵抗なp型とすると共に、膜厚によらず抵抗値がウエハ全体に均一にすることにより、p-n接合を実現できる窒化ガリウム系化合物半導体のp型化方法を提供する。

【構成】 p型ドーパントがドーブされた窒化ガリウム系化合物半導体をエッチングして、その表面に凹凸を形成する工程と、凹凸を形成した後、その窒化ガリウム系化合物半導体を400℃以上の温度でアニーリングする工程とを具備する。



R009810

1

【特許請求の範囲】

【請求項1】 p型ドーパントがドーブされた窒化ガリウム系化合物半導体をエッチングして、その表面に凹凸を形成する工程と、凹凸を形成した後、その窒化ガリウム系化合物半導体を400℃以上の温度でアニーリングする工程とを具備することを特徴とする窒化ガリウム系化合物半導体のp型化方法。

【請求項2】 前記凹凸はその凹部が前記p型ドーパントがドーブされた窒化ガリウム系化合物半導体を貫通するように形成することを特徴とする請求項1に記載の窒化ガリウム系化合物半導体のp型化方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はp型ドーパントがドーブされた窒化ガリウム系化合物半導体を低抵抗なp型にする方法に関する。

【0002】

【従来の技術】 GaN、GaAlN、InGaN、InAlGaN等の窒化ガリウム系化合物半導体は直接遷移を有し、バンドギャップが1.95eV～6eVまで変化するため、発光ダイオード、レーザダイオード等、発光素子の材料として有望視されている。現在、この材料を用いた発光素子には、n型窒化ガリウム系化合物半導体の上に、p型ドーパント（p型不純物）をドーブした高抵抗なi（insulator）型の窒化ガリウム系化合物半導体を積層したいわゆるMIS構造の青色発光ダイオードが知られている。

【0003】 MIS構造の発光素子は、一般に発光出力が非常に低く、実用化するには未だ不十分であった。高抵抗なi型を低抵抗なp型とし、発光出力を向上させたp-n接合の発光素子を実現するための技術として、例えば特開平2-257678号公報、特開平3-218325号公報において、i型窒化ガリウム系化合物半導体層に電子線を照射する技術が開示されている。しかしながら、この方法では電子線の侵入深さのみ、即ち極表面しか低抵抗化できず、また電子線を走査しながらウエハ全体を照射しなければならないため面内均一に低抵抗化できないという問題があった。この問題を解決するため、我々は、特開平3-357046号でi型窒化ガリウム系化合物半導体層を400℃以上でアニーリングすることにより低抵抗なp型とする技術を提案した。

【0004】

【発明が解決しようとする課題】 p型ドーパントがドーブされた窒化ガリウム系化合物半導体を、より低抵抗なp型にすることができれば高発光出力のホモ構造、またはダブルヘテロ、シングルヘテロ等のヘテロ構造の発光素子が実現可能となり、発光素子が実用化できるため、その低抵抗化技術が求められている。

【0005】 従って、本発明の目的は、p型ドーパントをドーブした窒化ガリウム系化合物半導体を、より低抵抗

2

抗なp型とすると共に、膜厚によらず抵抗値がウエハ全体に均一にすることにより、p-n接合を実現できる窒化ガリウム系化合物半導体のp型化方法を提供することにある。

【0006】

【課題を解決するための手段】 本発明の窒化ガリウム系化合物半導体のp型化方法は、p型ドーパントがドーブされた窒化ガリウム系化合物半導体をエッチングして、その表面に凹凸を形成する工程と、凹凸を形成した後、その窒化ガリウム系化合物半導体を400℃以上の温度でアニーリングする工程とを具備することを特徴とする。

【0007】 本発明の方法において、p型ドーパントがドーブされた窒化ガリウム系化合物半導体には、例えばZn、Mg、Cd、Be、Ca等のp型ドーパントが、GaN、GaAlN、InGaN、InAlGaN等、一般式 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x < 1$, $0 \leq y < 1$) で表される公知の窒化ガリウム系化合物半導体にドーブされたものを用いることができる。また、前記窒化ガリウム系化合物半導体は有機金属気相成長法、分子線気相成長法等の気相成長法で成長させることができる。

【0008】 前記窒化ガリウム系化合物半導体をエッチングするには、ドライエッチング、ウェットエッチングいずれを用いてもよく、ドライエッチングには例えばリアクティブイオンエッチング（RIE）装置が使用でき、ウェットエッチングでは例えばリン酸と硫酸の混液を用いることができる。これらのエッチングを行うことにより窒化ガリウム系化合物半導体に凹凸を形成して表面積を広げることができる。エッチング深さは特に問うものではないが、好ましく0.1μm以上エッチングすることにより、好ましい凹凸を設けることができる。

【0009】 アニーリング（Annealing：焼きなまし）はエッチング終了後、アニーリング装置を用いて行うことができる。アニーリング雰囲気は真空中、N₂、H₂、Ne、Ar等の不活性ガス、またはこれらの混合ガス雰囲気で行うことが好ましく、最も好ましくは、アニーリング温度における窒化ガリウム系化合物半導体の分解圧以上で加圧した窒素雰囲気で行うことが好ましい。なぜなら、窒素雰囲気として加圧することにより、アニーリング中に、GaN、GaAlN等の窒化ガリウム系化合物半導体中のNが分解して出て行くのを防止する作用があるからである。例えば、GaNの場合、GaNの分解圧は800℃で約0.01気圧、1000℃で約1気圧、1100℃で約10気圧程である。このため、窒化ガリウム系化合物半導体を400℃以上でアニーリングする際、多かれ少なかれ窒化ガリウム系化合物半導体の分解が発生し、その結晶性が悪くなる傾向にある。従って前記のように窒素で加圧することによりその分解を防止できる。

【0010】 アニーリング温度は400℃以上、好まし

3

くは600℃以上で、1分以上保持、好ましくは10分以上保持して行うことができる。1000℃以上で行っても、前記したように窒素で加圧することにより分解を防止することができる。

【0011】

【作用】アニーリングにより、高抵抗な窒化ガリウム系化合物半導体が低抵抗化する理由は以下のとおりであると推察される。即ち、窒化ガリウム系化合物半導体層の成長においてN源として、一般にNH₃が用いられている。NH₃は成長中に分解して原子状水素ができ、この原子状水素がアクセプター不純物としてドーパされたMg、Zn等と結合することにより、Mg、Zn等のp型ドーパントがアクセプターとして働くのを妨げていると考えられる。このため、従来のようにp型ドーパントをドーパした窒化ガリウム系化合物半導体は高抵抗なi型を示す。ところが、成長後アニーリングを行うことにより、Mg-H、Zn-H等の形で結合している水素が熱的に解離されて、i型窒化ガリウム系化合物半導体層から出て行き、正常にp型ドーパントがアクセプターとして働くようになるため、窒化ガリウム系化合物半導体は低抵抗化しp型となる。

【0012】従って、本発明のように従来の高抵抗なi型の窒化ガリウム系化合物半導体をエッチングし、その表面に凹凸を設けて表面積を広げることにより、水素が出て行く面積を広げることができ、より容易に低抵抗なp型が得られるのである。

【0013】図1は、エッチングによりp型ドーパントがドーパされた窒化ガリウム系化合物半導体1に形成した凹凸の断面形状を示す模式断面図である。また、図2は図1に示す凹凸をさらに進めて、その窒化ガリウム系化合物半導体1の表面積を広げるため、その側面までエッチングした断面形状を示す模式断面図である。即ち、図1ではミクロで見た窒化ガリウム系化合物半導体1の凹凸、図2ではマクロで見た窒化ガリウム系化合物半導体1の凹凸を示しており、両方とも本発明の範囲内である。図2～図5において、2は例えばn型窒化ガリウム系化合物半導体、基板等のp型ドーパントがドーパされた窒化ガリウム系化合物半導体を成長させるための材料である。

【0014】また、図3に示すように、図2の凹部をさらにエッチングし、窒化ガリウム系化合物半導体1を貫通するようにしてもよく、このように貫通するようにエッチングして凹部を形成することにより、窒化ガリウム系化合物半導体1の側面積を最大限露出させることができる。また、図4は図3の斜視図であるが、このように、凹部を貫通させてエッチングする場合、図4に示すように窒化ガリウム系化合物半導体1の凸部の形状をH形とすれば、凸部の上に電極を形成しやすく、また電極が一体となって形成できるため、発光素子を作成する場合に特に好ましい。さらにまた、低抵抗なp型窒化ガリ

4

ウム系化合物半導体を用いて発光素子とする場合、p型ドーパントがドーパされた窒化ガリウム系化合物半導体の膜厚は通常2μm以下の非常に薄い膜厚で形成され、その膜厚を制御しながらエッチングを行い、図2のような凹部を形成するのは非常に細かい注意を必要とするため、図3のように最初から貫通させる目的でエッチングを行う方が生産性にも優れている。なお、図2および図3に示すような凹凸形状を形成する場合、凸部となる部分には、予めシリカ、窒化ケイ素等の保護膜を設け、凹部と共にエッチングされないようにすることはいうまでもない。また、貫通してエッチングを行う場合、凸部の大きさは幅20μm以下の大きさで形成することが好ましい。20μm以下の幅にすることにより、凸部の最上端、つまり保護膜によりエッチングされていない部分の面積が少なくとも、アニーリングにより十分低抵抗化できる。

【0015】図6は、p型ドーパントがドーパされた窒化ガリウム系化合物半導体をアニーリングした場合、縦軸にアニーリング温度(℃)、横軸にその温度における窒化ガリウム系化合物半導体の抵抗率(Ω・cm)をとって、エッチングしたもの(a)と、エッチングしていないもの(b)との抵抗率の変化を比較して示す図である。なお、p型ドーパントがドーパされた窒化ガリウム系化合物半導体には、サファイア基板の上にGa_{0.5}Nバッファ層を成長し、そのバッファ層の上にMgドーパGa_{0.5}Nを4μm成長したものをを用い、エッチングは図2の断面形状に示すようなストライプ形状でストライプ幅10μm、ピッチ10μmとし、深さ0.5μmでエッチングし凹凸を形成した。

【0016】この図に示すように、両方とも400℃以上の温度でアニーリングすることにより、MgドーパGa_{0.5}Nの抵抗率が急激に減少する。しかし、エッチングしたもの(a)と、していないもの(b)とを比較すると、最終的な抵抗率の値がエッチングしたもの(a)の方が一桁も低くなり、また(a)は600℃のアニーリング温度で、すでに(b)の抵抗率の値にまで達している。このように、p型ドーパントをドーパした窒化ガリウム系化合物半導体をエッチングして、表面積を大きくすることにより、アニーリングの効果が一段と高められる。

【0017】

【実施例】以下実施例で本発明を詳述する。

【実施例1】サファイア基板を反応容器内に配置し、サファイア基板のクリーニングを行った後、成長温度を510℃にセットし、キャリアガスとして水素、原料ガスとしてアンモニアとTMG(トリメチルガリウム)とを用い、サファイア基板上にGa_{0.5}Nバッファ層を約200Åの膜厚で成長させる。

【0018】バッファ層成長後、TMGのみ止めて、温度を1030℃まで上昇させる。1030℃になった

5

ら、同じく原料ガスにTMGとアンモニアガス、ドーパントガスにシクロペンタジエニルマグネシウム(Cp2Mg)を用い、MgをドーパしたGa_{0.9}N層を4μm成長させる。

【0019】成長後、ウエハーを反応容器から取り出し、RIEでおよそ0.5μmMgドーパGa_{0.9}N層をエッチングする。

【0020】エッチング終了後、アニーリング装置に入れ、常圧、窒素雰囲気中で700℃で20分間保持してアニーリングを行う。

【0021】以上のようにして得られたp型Ga_{0.9}N層のホール測定を行った結果、抵抗率1Ω・cm、ホールキャリア濃度 $2 \times 10^{18}/\text{cm}^3$ と優れたp型特性を示した。

【0022】【実施例2】実施例1において、MgドーパGa_{0.9}N層を成長させる工程において、新たに原料ガスにTMA(トリメチルアルミニウム)を加えて、MgドーパGa_{0.9}Al_{0.1}N層を4μmの膜厚で成長させる他は、実施例1と同様にしてp型化したところ、実施例1と同様に、抵抗率1Ω・cm、ホールキャリア濃度 $2 \times 10^{18}/\text{cm}^3$ と優れたp型特性を示した。

【0023】【実施例3】実施例1において、MgドーパGa_{0.9}N層を成長させた後、フォトレジストで4μmピッチのストライプを全面に形成する。フォトレジスト形成後、フォトレジストの上からシリカ膜を0.2μmの膜厚で形成する。シリカ膜を形成後、ウエハーを溶剤に浸漬して、フォトレジストを剥離することにより、MgドーパGa_{0.9}N層の上に10μm幅、10μmピッチのシリカ膜のストライプが形成されたウエハーを得る。

【0024】このウエハーのMgドーパGa_{0.9}N層を、リン酸と硫酸の混酸でおよそ1μmの深さでエッチングした後、フッ酸に浸漬してシリカ膜を除去する。

【0025】以上の工程により図2に示すような形状の凹凸が得られたウエハーを、実施例1と同様にしてアニーリングしたところ、抵抗率0.5Ω・cm、ホールキャリア濃度 $8 \times 10^{18}/\text{cm}^3$ と優れたp型特性を示した。

【0026】【実施例4】図5の断面図をもとにして説明する。サファイア基板11の上に実施例1と同様にして、Ga_{0.9}Nよりなるバッファ層12を成長させ、その上に原料ガスとしてTMA、アンモニア、ドーパントガスとしてシランガスを用い、Siをドーパしたn型Ga_{0.9}N層13を4μmの膜厚で成長させる。その上にMgドーパGa_{0.9}N層15を実施例1と同様にして1μmの膜厚で成長させることにより、ホモ接合の発光素子ウエハーを得る。

【0027】ウエハーのMgドーパGa_{0.9}N層の上に、実施例3と同様にしてシリカ膜を10μm幅、10μmピッチのストライプ形状で形成する。なおこの形状は、図4に示すように各ストライプ間をMgドーパGa_{0.9}N層15で接続した形状とする。

【0028】シリカ保護膜を形成後、実施例1と同様に

6

してRIEでおよそ1μmの深さでエッチングする。このエッチングにより図5に示すようにMgドーパGa_{0.9}N層はほぼ貫通され、一部n型Ga_{0.9}N層13までエッチングされているが、発光特性に何等影響を及ぼすものではない。後は実施例3と同様にしてシリカ膜をフッ酸で除去する。

【0029】シリカ膜除去後、MgドーパGa_{0.9}N層14の凸部のほぼ全面と、Siドーパn型Ga_{0.9}N層13の所定の位置に電極15を蒸着した後、アニーリング装置に入れ、実施例1と同様にしてアニーリングを行う。

【0030】以上のようにして得られたウエハーをチップ状に加工して、ホモ構造の発光ダイオードとして発光させたところ、順方向電流20mAで、順方向電圧5V、発光出力70μWであった。

【0031】

【発明の効果】以上述べたように本発明の方法によると、従来p型ドーパントをドーパしても高抵抗であった窒化ガリウム系化合物半導体を、400℃以上のアニーリングにより低抵抗なp型とすることができ、数々の構造の素子を製造することができる。さらに、エッチングによりp型ドーパントがドーパされた窒化ガリウム系化合物半導体表面に凹凸を設け表面積を大きくしてさらに低抵抗なp型とすることができる。また、従来の電子線照射による方法では最上層の極表面しか低抵抗化できなかったが、本発明ではアニーリングによってp型不純物がドーパされた窒化ガリウム系化合物半導体層を全体をp型化できるため、面内均一にしかも深さ方向均一にp型化でき、しかもこの層にでもp型層を形成できる。

【図面の簡単な説明】

【図1】 本発明の一実施例による窒化ガリウム系化合物半導体の凹凸形状を示す模式断面図。

【図2】 本発明の一実施例による窒化ガリウム系化合物半導体の凹凸形状を示す断面図。

【図3】 本発明の一実施例による窒化ガリウム系化合物半導体の凹凸形状を示す断面図。

【図4】 図3の斜視図。

【図5】 本発明の一実施例により低抵抗化されたp型窒化ガリウム系化合物半導体を有する発光素子の構造を示す断面図。

【図6】 p型ドーパントがドーパされた窒化ガリウム系化合物半導体のアニーリング温度と、抵抗率との関係を示す図。

【符号の説明】

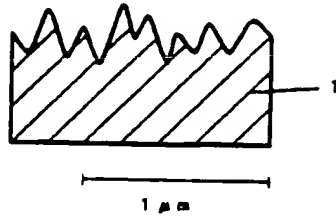
- 1・・・p型ドーパントがドーパされた窒化ガリウム系化合物半導体
- 11・・・サファイア基板
- 12・・・Ga_{0.9}Nバッファ層
- 13・・・Siドーパn型Ga_{0.9}N層
- 14・・・MgドーパGa_{0.9}N層

15...電極

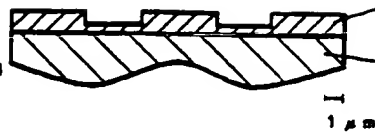
7

8

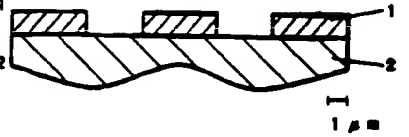
【図1】



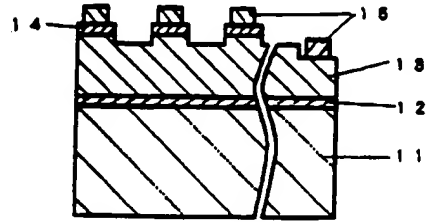
【図2】



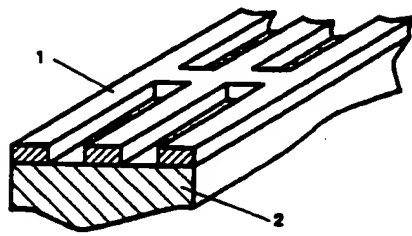
【図3】



【図5】



【図4】



【図6】

